

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT

Docket No. JCLA6385

Date: 8/3/2001

Page 1

#2
9-20-01
ML

JC872 U.S. PTO
09/922046

08/03/01

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231
ATTENTION: APPLICATION BRANCH

Sir:

Transmitted herewith for filing is the patent application of

Inventors: Nai-Shung Chang

For: STRUCTURE AND METHOD FOR EXTENDED BUS AND BRIDGE IN THE
EXTENDED BUS

Enclosed are:

- ☒ Specification 14 pages.
- ☒ 3 Sheets of drawings
- ☒ Recordation Form Cover sheet with 2 pages assignment.
- ☒ A certified copy of Taiwan Patent Application No. 90105671 dated March 12, 2001.
- ☒ **SIGNED** declaration and power of attorney.
- ☒ Return Prepaid postcard.

CLAIMS AS FILED

FOR	NUMBER FILED					NUMBER EXTRA	RATE	FEE
Basic Fee							\$710.00	\$710.00
Total Claims	15	—	20 =	0	×		\$18.00	\$0.00
Independent Claims	3	—	3 =	0	×		\$80.00	\$0.00
If application contains any multiple dependent claim (s), then add							\$270.00	\$0.00
TOTAL FILING FEE								\$710.00

- ☒ A check in the amount of \$710.00 cover the filing fee is enclosed.
- ☒ A check in the amount of \$40.00 to cover the assignment recording fee.
- ☒ A duplicate copy of this sheet is enclosed.

Jiawei Huang
Jiawei Huang

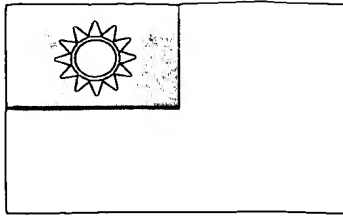
Registration No. 43,330

JCLA6385

jc872 U.S. PTO
09/922046



08/03/01



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 03 月 12 日
Application Date

申請案號：090105671
Application No.

申請人：威盛電子股份有限公司
Applicant(s)

局長
Director General

陳明邦

發文日期：西元 2001 年 3 月 29 日
Issue Date

發文字號：09011004722
Serial No.

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	延伸匯流排架構與方法及其中之橋接器
	英 文	
二、發明 創作人	姓 名	張乃舜
	國 籍	中華民國
	住、居所	台北縣中和市秀朗路三段 10 巷 14 弄 26-6 號 7 樓
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

經濟部智慧財產局員工消費合作社印製

裝

訂

線

四、中文發明摘要（發明之名稱： 延伸匯流排架構與方法及其中之橋接器）

本發明提供一種延伸匯流排架構與方法及其中之橋接器，此延伸匯流排架構，包括：第一圖形加速埠匯流排、第一橋接器、第二圖形加速埠匯流排以及第一延伸匯流排。第一橋接器將第一圖形加速埠匯流排與第一延伸匯流排或第二圖形加速埠匯流排上的訊號與資料作相容地互相轉換，以將第一圖形加速埠匯流排擴充使用。本發明由於係利用現有高速大頻寬的圖形加速埠匯流排，來作延伸及擴充，而得一或複數個延伸匯流排，可避免資料途徑經過南橋晶片，並提供系統更多的擴充插槽，而使電腦系統之擴充彈性大增。

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ☒有 ☐無主張優先權
美國 2000/08/11 60/225,018

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(|)

本發明是有關於一種電腦系統中的圖形加速埠(Accelerated Graphics Port, 簡稱AGP)匯流排, 且特別是有關於一種將圖形加速埠匯流排擴充而得不同種類的延伸匯流排之架構與方法。

早期電腦系統中的繪圖顯示卡係插在如PCI匯流排之類的系統匯流排上, 由於系統匯流排的頻寬較低, 且各種輸出入週邊裝置皆可能會使用, 故無法因應高速且多媒體等的電腦應用, 所以發展出將高速之繪圖顯示卡插在專用之圖形加速埠匯流排上, 此種高速之繪圖顯示卡大都具有圖形加速處理器於其中。

第1圖係顯示習知之一種個人電腦的系統示意圖。請參照第1圖, 中央處理器10經由晶片組(chip set)12耦接到PCI匯流排14, 晶片組12又包括南橋晶片15以及北橋晶片18, 南橋晶片15與北橋晶片18係透過專屬的VLINK匯流排17連接在一起而動作。PCI匯流排14則耦接複數個PCI相容之週邊裝置16。每一週邊裝置16均可以送出要求訊號(request, REQ)要求使用PCI匯流排14, 而晶片組12中的仲裁器(arbiter)則可送出同意訊號(grant, GNT)給主控器, 同意其使用PCI匯流排14。取得PCI匯流排14控制權的週邊裝置經晶片組12來存取系統記憶體11。另外, 此系統係透過專用之圖形加速埠匯流排來存取圖形加速處理器13。

上述第1圖的架構, 雖可解決圖形加速處理器13需要高速且大頻寬的匯流排之需求。但隨著高頻時代的來臨, 各種週邊裝置16都送收著高速且大量資料, 而這些週邊裝置

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（ 2 ）

16須經南橋晶片15、VLINK匯流排17以及北橋晶片18才能存取系統記憶體11，原本南橋晶片15的處理能量已漸漸無法因應，尤其是專用VLINK匯流排17的限制，就更不用談想要再具有更大擴充性了。因此，研發一種新的延伸匯流排架構實有必要。

因此，本發明提供一種延伸匯流排架構與方法及其中之橋接器，其延伸擴充現有大頻寬的圖形加速埠匯流排，而得一或複數個延伸匯流排，可避免資料途徑經過南橋晶片，並提供系統更多的擴充插槽，而使電腦系統之擴充彈性大增，尤其可應用在需要較多數量之各種高速週邊裝置的伺服器環境。

為達上述及其他目的，本發明提供一種延伸匯流排架構，至少包括：第一圖形加速埠匯流排、第一橋接器以及第一延伸匯流排。第一橋接器同時耦接至第一圖形加速埠匯流排以及第一延伸匯流排，用以將第一圖形加速埠匯流排與第一延伸匯流排上的訊號與資料作相容地互相轉換，以將第一圖形加速埠匯流排擴充使用，而得此第一延伸匯流排。在大多數的應用上，本發明會再包括有第二圖形加速埠匯流排，其同樣耦接至第一橋接器，第一橋接器將第一圖形加速埠匯流排與第二圖形加速埠匯流排上的訊號與資料作相容地互相轉換與緩衝，以使電腦系統仍然保有圖形加速埠匯流排可使用。

依據本發明較佳實施例之延伸匯流排架構，更提供有第二延伸匯流排，上述第一橋接器將第一圖形加速埠匯流

（請先閱讀背面之注意事項再填寫本頁）

裝
訂
線

五、發明說明 (3)

排與第二延伸匯流排上的訊號與資料作相容地互相轉換，故再增加一個延伸匯流排可用。這些延伸匯流排例如是PCI匯流排。本發明之實施例中，第一橋接器可再串接如同其本身的第二橋接器，故可再擴充使用第二圖形加速埠匯流排，而得第三或第四延伸匯流排，或是第三圖形加速埠匯流排。

本發明所提供之一種橋接器，用以將第一圖形加速埠匯流排擴充而得第一延伸匯流排，至少包括：主圖形加速埠控制器、第一延伸匯流排控制器以及流量控制器。耦接至第一圖形加速埠匯流排之主圖形加速埠控制器，用以相容地接收或傳送第一圖形加速埠匯流排上的資料與訊號。耦接至第一延伸匯流排之第一延伸匯流排控制器，用以相容地接收或傳送第一延伸匯流排上的資料與訊號。而流量控制器則同時耦接至主圖形加速埠控制器以及第一延伸匯流排控制器，用以仲裁並控制這些控制器之資料與訊號的流向。在大多數的應用上，本發明之橋接器更再將第一圖形加速埠匯流排擴充而得第二圖形加速埠匯流排，故橋接器中更具有延伸圖形加速埠控制器，其耦接至第二圖形加速埠匯流排以及流量控制器，用以相容地接收或傳送第二圖形加速埠匯流排上的資料與訊號。而上述之流量控制器仲裁並控制所有連接到其本身的這些控制器之資料與訊號的流向。

本發明所提供之一種延伸匯流排的方法，係用以擴充使用第一圖形加速埠匯流排，包括下列步驟：首先提供第

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(4)

一延伸匯流排；然後將第一圖形加速埠匯流排與第一延伸匯流排上的訊號與資料作相容地互相轉換。在大多數的應用上，本發明之延伸匯流排的方法，更包括下列步驟：再提供第二圖形加速埠匯流排；以及將第一圖形加速埠匯流排與第二圖形加速埠匯流排上的訊號與資料作相容地互相轉換與緩衝。

本發明由於延伸擴充較大頻寬的圖形加速埠匯流排，其係直接耦接至北橋晶片，可避免資料途徑經過南橋晶片與VLINK匯流排，故不會影響現有PCI匯流排，並可提供電腦系統更多的擴充插槽。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第1圖係顯示習知之一種個人電腦的系統示意圖。

第2圖係顯示根據本發明較佳實施例之一種延伸匯流排架構的系統示意圖，其係擴充AGP匯流排。

第3圖係顯示根據本發明較佳實施例之橋接器的方塊示意圖。

圖式標號之簡單說明：

- 10 中央處理器
- 11 系統記憶體
- 12 晶片組
- 13 圖形加速處理器

五、發明說明(5)

- 14 PCI匯流排
- 15 南橋晶片
- 16 週邊裝置
- 17 VLINK匯流排
- 18 北橋晶片
- 200 控制晶片組
- 220 AGP匯流排I
- 225 AGP匯流排I
- 230 橋接器I
- 235 AGP匯流排III
- 240 PCI匯流排I
- 245 PCI匯流排II
- 250 橋接器II
- 255 PCI匯流排III
- 260、270、280 週邊裝置
- 265 PCI匯流排IV
- 310 主圖形加速埠控制器
- 320 流量控制器
- 330 延伸圖形加速埠控制器
- 340、350 延伸匯流排控制器

實施例

第2圖係顯示根據本發明較佳實施例之一種擴充AGP匯流排的延伸匯流排架構之系統示意圖，請參照第2圖。本發明提供之延伸匯流排架構，至少包括：AGP匯流排I 220、

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(6)

橋接器I 230以及第一延伸匯流排。第一延伸匯流排在本較佳實施例中舉例為PCI匯流排II 245。本較佳實施例中，更包括：AGP匯流排II 225以及第二延伸匯流排，例如PCI匯流排III 255。

橋接器I 230同時耦接至AGP匯流排I 220以及PCI匯流排II 245。其將AGP匯流排I 220上的訊號與資料相容地轉換到PCI匯流排II 245上；同理，其將PCI匯流排II 245上的訊號與資料相容地轉換到AGP匯流排I 220上。因此，可將AGP匯流排I 220擴充使用，而得PCI匯流排II 245。故插在PCI匯流排II 245上的週邊裝置260、270以及280都可經橋接器I 230、AGP匯流排I 220以及控制晶片組200，來存取系統記憶體11；而中央處理單元10可經控制晶片組200、AGP匯流排I 220、橋接器I 230以及PCI匯流排II 245，來控制這些週邊裝置260、270以及280。

本實施例之橋接器I 230又耦接至AGP匯流排II 225以及PCI匯流排III 255。橋接器I 230將AGP匯流排I 220與AGP匯流排II 225上的訊號與資料作相容地互相轉換與緩衝，以使電腦系統仍然保有圖形加速埠匯流排可使用。相同地，橋接器I 230將AGP匯流排I 220與PCI匯流排III 255上的訊號與資料作相容地互相轉換，故再增加一個延伸匯流排可用。

如熟悉此技藝者可輕易知曉，本實施例舉例之延伸匯流排例都是PCI匯流排，當然亦可是其他種類的匯流排。本發明之實施例中，橋接器I 230可再串接如同其本身的橋接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

器II 250，故可再擴充使用AGP匯流排II 225，而得第三或第四延伸匯流排，例如是PCI匯流排IV 265等，或是第三個圖形加速埠匯流排-AGP匯流排III 235。

第3圖係顯示根據本發明較佳實施例之橋接器的方塊示意圖。實施例中所提供之橋接器I 230，主要用以將AGP匯流排I 220擴充而得PCI匯流排II 245，其至少包括：主圖形加速埠控制器310、延伸匯流排控制器340以及流量控制器320。主圖形加速埠控制器310耦接至AGP匯流排I 220，其相容地接收或傳送AGP匯流排I 220上的資料與訊號。延伸匯流排控制器340耦接至PCI匯流排II 245，其相容地接收或傳送PCI匯流排II 245上的資料與訊號。而流量控制器320耦接至主圖形加速埠控制器310以及延伸匯流排控制器340，其功能係在仲裁並控制這些控制器310、340之資料與訊號的流向。

本發明之較佳實施例中，橋接器I 230中更具有延伸圖形加速埠控制器330以及第二個延伸匯流排控制器350。延伸圖形加速埠控制器330耦接至AGP匯流排II 225以及流量控制器320，此延伸圖形加速埠控制器330相容地接收或傳送AGP匯流排II 225上的資料與訊號。延伸匯流排控制器350耦接至PCI匯流排III 255以及流量控制器320，此延伸匯流排控制器350相容地接收或傳送PCI匯流排III 255上的資料與訊號。而上述之流量控制器320仲裁並控制所有連接到其本身的這些控制器之資料與訊號的流向。

縱上所述，請再參照第2圖，本發明所提供之一種延伸

五、發明說明(8)

匯流排的方法，可用來擴充AGP匯流排I 220，包括下列步驟：首先提供一個PCI匯流排II 245；然後將AGP匯流排I 220與PCI匯流排II 245上的訊號與資料作相容地互相轉換。在大多數的應用上，本發明之延伸匯流排的方法，更包括下列步驟：再提供一個AGP匯流排II 225；以及將AGP匯流排I 220與AGP匯流排II 225上的訊號與資料作相容地互相轉換與緩衝。本實施例之延伸匯流排的方法，更包括下列步驟：提供PCI匯流排III 255；以及將AGP匯流排I 220與PCI匯流排III 255上的訊號與資料作相容地互相轉換。

由於AGP匯流排基本上是一個點對點形式應用的匯流排，其使用的時脈頻率高，擁有較高的頻寬，且經實地使用證明為一穩定可靠的匯流排。因此，本發明所提供一種延伸匯流排架構與方法及其中之橋接器，其延伸擴充AGP匯流排，而得一或複數個延伸匯流排，進一步提供系統更多的擴充插槽，而使電腦系統之擴充彈性大增，尤其可應用在需要較多數量之各種高速週邊裝置的伺服器環境。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

1.一種延伸匯流排架構，包括：

一第一圖形加速埠匯流排；

一第一延伸匯流排，用以擴充使用該第一圖形加速埠匯流排；以及

一第一橋接器，耦接至該第一圖形加速埠匯流排以及該第一延伸匯流排，用以將該第一圖形加速埠匯流排與該第一延伸匯流排上的訊號與資料作相容地互相轉換。

2.如申請專利範圍第1項所述之延伸匯流排架構，其中該第一橋接器包括：

一主圖形加速埠控制器，耦接至該第一圖形加速埠匯流排，用以相容地接收或傳送該第一圖形加速埠匯流排上的資料與訊號；

一第一延伸匯流排控制器，耦接至該第一延伸匯流排，用以相容地接收或傳送該第一延伸匯流排上的資料與訊號；以及

一流量控制器，耦接至該主圖形加速埠控制器以及該第一延伸匯流排控制器，用以仲裁並控制該些控制器之資料與訊號的流向。

3.如申請專利範圍第1項所述之延伸匯流排架構，更包括：

一第二圖形加速埠匯流排，耦接至該第一橋接器，用以擴充使用該第一圖形加速埠匯流排；

該第一橋接器將該第一圖形加速埠匯流排與該第二圖形加速埠匯流排上的訊號與資料作相容地互相轉換與緩

六、申請專利範圍

衝。

4.如申請專利範圍第3項所述之延伸匯流排架構，其中該第一橋接器包括：

一主圖形加速埠控制器，耦接至該第一圖形加速埠匯流排，用以相容地接收或傳送該第一圖形加速埠匯流排上的資料與訊號；

一第一延伸匯流排控制器，耦接至該第一延伸匯流排，用以相容地接收或傳送該第一延伸匯流排上的資料與訊號；

一延伸圖形加速埠控制器，耦接至該第二圖形加速埠匯流排，用以相容地接收或傳送該第二圖形加速埠匯流排上的資料與訊號；以及

一流量控制器，耦接至該主圖形加速埠控制器、該延伸圖形加速埠控制器以及該第一延伸匯流排控制器，用以仲裁並控制該些控制器之資料與訊號的流向。

5.如申請專利範圍第3項所述之延伸匯流排架構，更包括：

一第二延伸匯流排，用以擴充使用該第二圖形加速埠匯流排；以及

一第二橋接器，耦接至該第二圖形加速埠匯流排以及該第二延伸匯流排，用以將該第二圖形加速埠匯流排與該第二延伸匯流排上的訊號與資料作相容地互相轉換。

6.如申請專利範圍第1項所述之延伸匯流排架構，更包括：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

一主圖形加速埠控制器，耦接至該第一圖形加速埠匯流排，用以相容地接收或傳送該第一圖形加速埠匯流排上的資料與訊號；

一第一延伸匯流排控制器，耦接至該第一延伸匯流排，用以相容地接收或傳送該第一延伸匯流排上的資料與訊號；以及

一流量控制器，耦接至該主圖形加速埠控制器以及該第一延伸匯流排控制器，用以仲裁並控制該些控制器之資料與訊號的流向。

11.如申請專利範圍第10項所述之橋接器，更再將該第一圖形加速埠匯流排擴充得一第二圖形加速埠匯流排，該橋接器更包括：

一延伸圖形加速埠控制器，耦接至該第二圖形加速埠匯流排以及該流量控制器，用以相容地接收或傳送該第二圖形加速埠匯流排上的資料與訊號；

該流量控制器仲裁並控制所有連接的該些控制器之資料與訊號的流向。

12.如申請專利範圍第10項所述之橋接器，更再將該第一圖形加速埠匯流排擴充得一第二延伸匯流排，該橋接器更包括：

一第二延伸匯流排控制器，耦接至該第二延伸匯流排以及該流量控制器，用以相容地接收或傳送該第二延伸匯流排上的資料與訊號；

該流量控制器仲裁並控制所有連接的該些控制器之

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

資料與訊號的流向。

13.一種延伸匯流排的方法，用以擴充使用一第一圖形加速埠匯流排，包括下列步驟：

提供一第一延伸匯流排；以及

將該第一圖形加速埠匯流排與該第一延伸匯流排上的訊號與資料作相容地互相轉換。

14.如申請專利範圍第13項所述之延伸匯流排的方法，更包括下列步驟：

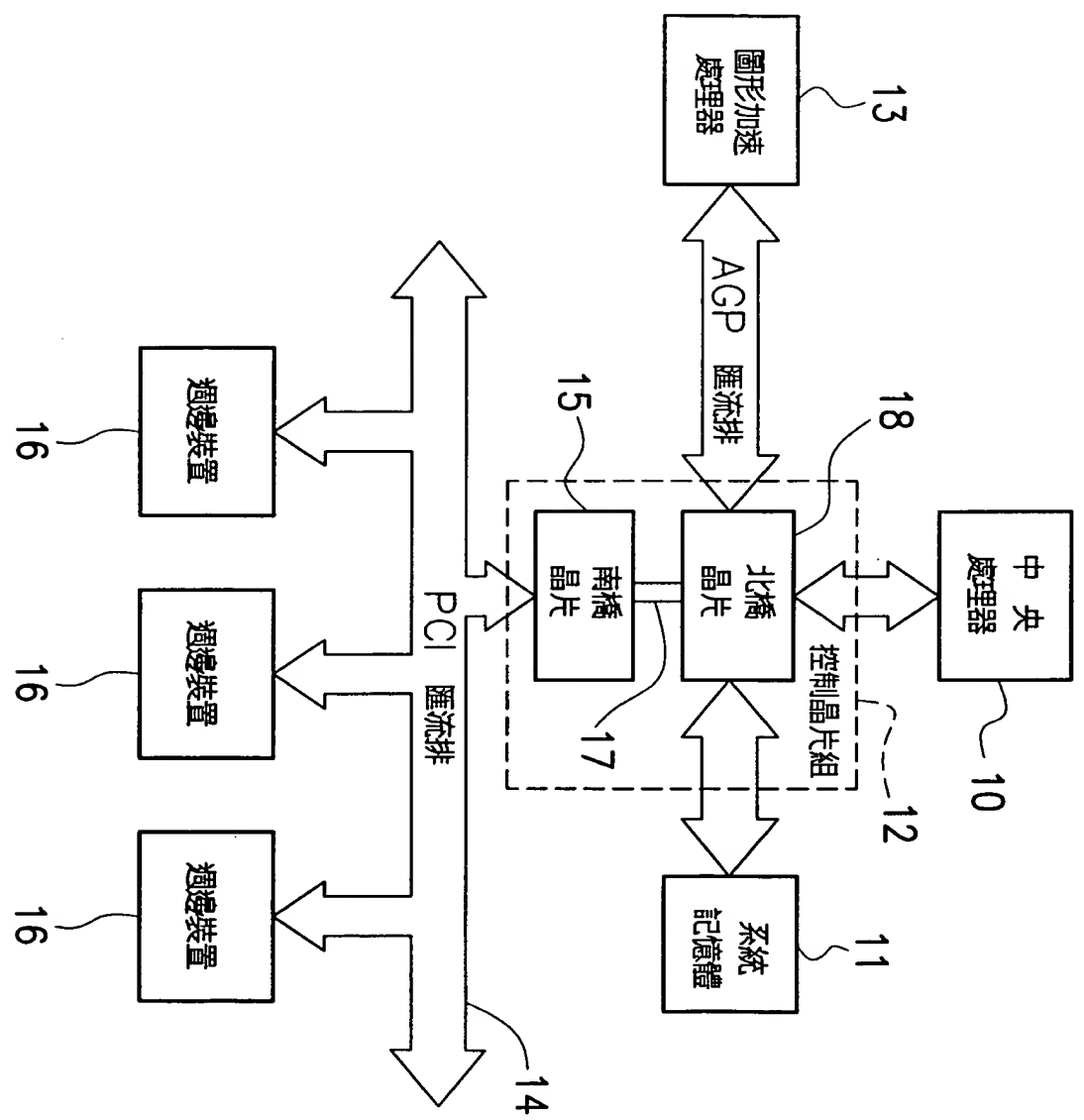
提供一第二圖形加速埠匯流排；以及

將該第一圖形加速埠匯流排與該第二圖形加速埠匯流排上的訊號與資料作相容地互相轉換與緩衝。

15.如申請專利範圍第13項所述之延伸匯流排的方法，更包括下列步驟：

提供一第二延伸匯流排；以及

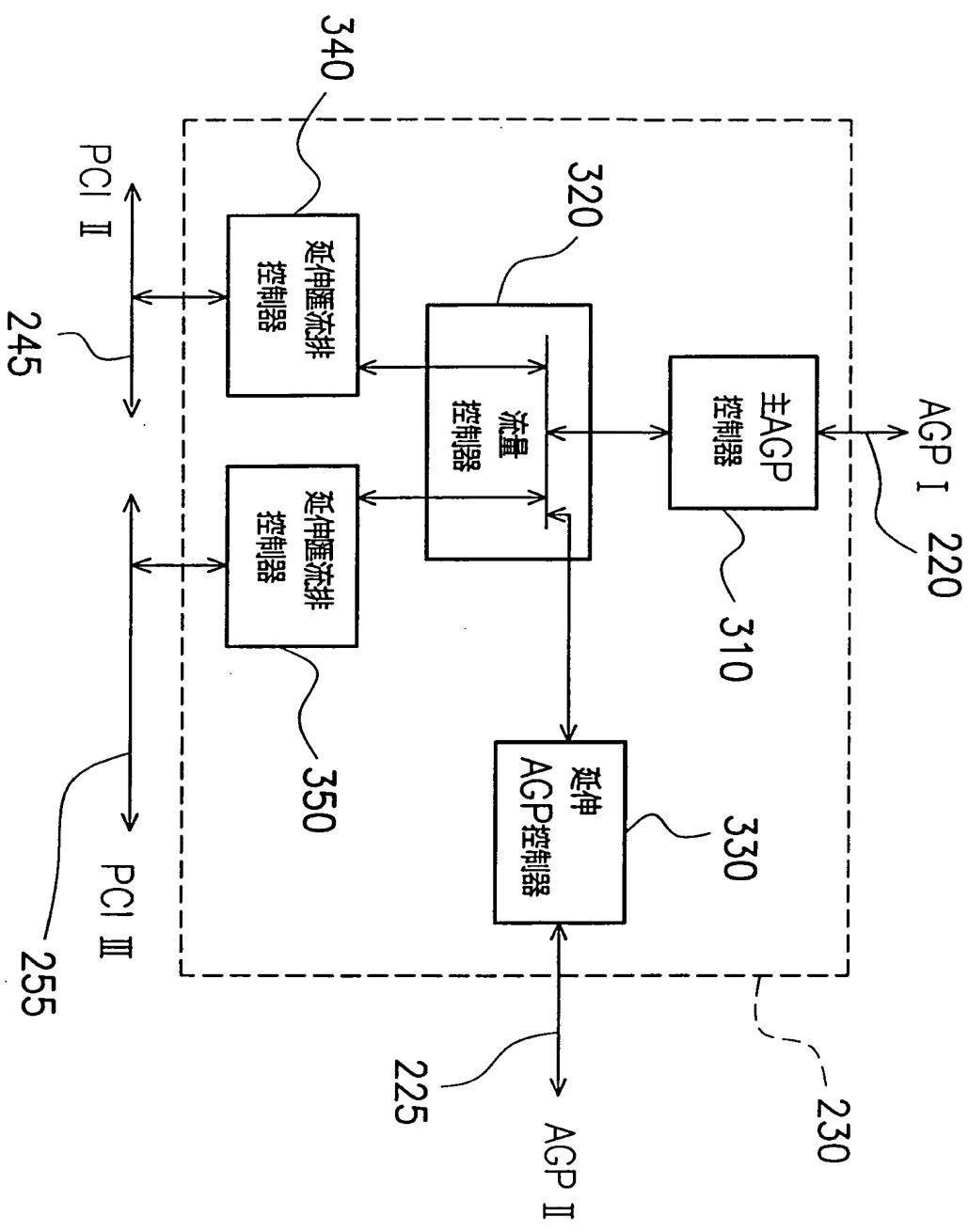
將該第一圖形加速埠匯流排與該第二延伸匯流排上的訊號與資料作相容地互相轉換。



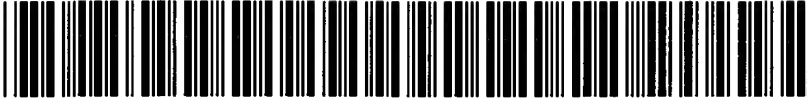
第 1 圖



第 2 圖



第 3 圖



Creation date: 06-18-2004
Indexing Officer: BSMOOT - BRIAN SMOOT
Team: OIPEBackFileIndexing
Dossier: 09922046

Legal Date: 02-24-2003

No.	Doccode	Number of pages
1	C.AD	1

Total number of pages: 1

Remarks:

Order of re-scan issued on